

CIC-310

ZESTAW DOŚWIADCZALNY DO BADANIA UKŁADÓW CYFROWYCH CPLD/FPGA



- ↗ Laptop pokazany na zdjęciu nie jest częścią zestawu CIC-310, lecz został tu umieszczony jedynie w celach demonstracyjnych.
- ↗ Wygląd produktu w nowej wersji produkcyjnej może się różnić od prezentowanego.



Zawartość zestawu

1. Płyta do programowania układów FPGA (8000/10K) (84pin)
2. Płyta urządzeń WE/WY (O/I)
3. Oprogramowanie konstrukcyjne MAX+PLUS[®] II (wersja edukacyjna)
4. Program zarządzający do ładowania oprogramowania oraz programowania w układzie (In-System_programming)
5. Instrukcja do ćwiczeń

Charakterystyka płyty programowej

1. Układ FPGA ma więcej niż 2500/10000 bramek logicznych. Wewnętrzne komórki pamięci SRAM pozwalają na osiąganie przez układ prędkości operacyjnej do kilkuset MHz.
2. Architektura ISP pozwala zaoszczędzić na kupnie dodatkowych specjalnych programatorów. Użytkownik może ładować program zarówno do pamięci SEEPROM, jak i do układu FPGA przez interfejs RS-232.
3. Użytkownik może załadować kilka programów na płytę, korzystając z menedżera programów i umieszczonej na płycie pamięci SEEPROM. Gdy programy są już załadowane, to do wyboru konkretnego programu użytkownik potrzebuje tylko odpowiedniego zwieracza.
4. Funkcja kompresji danych pozwala użytkownikowi na zachowywanie w pamięci SEEPROM większej liczby programów.
5. 64kb pamięć SEEPROM można rozszerzyć do 256kb.
6. Wszystkie końcówki podzespołów WE/WY są przyporządkowane do konkretnych styków układu FPGA. Użytkownik musi tylko zwrócić uwagę na układ styków układu FPGA w programie MAX+PLUS[®] II.
7. Na zamówienie w płycie może być zastosowany inny układ FPGA (Altera EPF-8000/10K).

Charakterystyka modułu ćwiczeniowego

1. Generator sygnałowy: 2 zestawy generatorów przebiegu impulsowego o płynnie regulowanej częstotliwości w zakresie 0,1Hz ~ 500kHz.
2. Generator impulsowy: 4 układy generatorów impulsów z obwodami przeciwzakłóceniovymi.
3. Przełączniki wejściowe: 3 zespoły 8-bitowych przełączników logicznych DIP. 2 zespoły monitorowane 16 diodami LED.
4. Wskaźnik wyjściowy LED: 32 diody LED z cyfrowym buforem wyjściowym.
5. Klawiatura: matryca 4x4 może być ustawiona jako 16 niezależnych przełączników przyciskowych lub klawiatura matrycowa 3x4 i 4 niezależne przyciski.
6. Oscylator kwarcowy: dwa niezależne oscylatory kwarcowe (20MHz, 11.059MHz). Układ rezonatora 20MHz wyposażono w gniazdo pozwalające wymienić rezonator.
7. 7-segmentowy wyświetlacz LED: 6 cyfr; skanowanie szeregowe lub równoległe.
8. Wyświetlacz alfanumeryczny złożony z 17-segmentowych wskaźników LED.
9. Wyświetlacz punktowy: matryca 5x7 punktów.

Lista ćwiczeń

1. Projektowanie kombinacyjnych układów logicznych.
2. Projektowanie sekwencyjnych układów logicznych.
3. Projektowanie układów przerzutnikowych.
4. Projektowanie liczników i ich zastosowania.
5. Projektowanie jednostek arytmetyczno-logicznych (ALU) i ich zastosowania.
6. Projektowanie koderów i dekoderów oraz układów mnożących i dzielących.
7. Projektowanie syntezatorów częstotliwości i rejestrów przesuwnych.
8. Produkcja i zastosowania układów cyfrowych.

Pakiet oprogramowania konstrukcyjnego MAX+PLUS® II zapewnia kompletne środowisko do projektowania oprogramowania, łatwo adaptujące się do konkretnych potrzeb użytkownika.

Prostota, Klarowość, Weryfikacja

Modelowanie behawioralne wraz z językiem opisu sprzętu (HDL) są kluczowymi elementami nowoczesnego projektowania logicznego. W dzisiejszych czasach, większość inżynierów korzysta z metod projektowania opartych na języku HDL do tworzenia abstrakcyjnych opisów obwodów wysokiego poziomu, syntezy praktycznych obwodów w technologii CPLD lub FPGA oraz weryfikacji ich funkcjonalności i przebiegów czasowych.

Celem naszego produktu jest pomoc studentom w przyswojeniu sobie wiedzy z zakresu kursów projektowania logicznego przez: (1) przegląd podstaw teoretycznych sekwencyjnych i kombinacyjnych układów logicznych, (2) wprowadzenie do projektowania w języku HDL, (3) uwypuklenie modeli opisowych, które pozwalają użytkownikowi na szybkie projektowanie obwodów roboczych, niezbędnych dla wdrażania układów CPLD lub FPGA oraz (4) dostarczenie przykładów programów wykorzystujących nowoczesne narzędzia projektowe pakietu MAX+PLUS® II. Studenci będą zachęceni do upraszczania i weryfikacji tworzonych przez siebie programów.

Algorytm projektowania układów CPLD

